ISSN 0102-745X

CBPF - CENTRO BRASILEIRO DE PESQUISAS FÍSICAS

Rio de Janeiro

Notas Técnicas

CBPF-NT-010/18

novembro 2018

Estudo de Multiplicadores de Tensão a Diodos e Capacitores

Mário Vaz da Silva Filho e Gabriel Luís Azzi

MINISTÉRIO DA
CIÊNCIA, TECNOLOGIA,
INOVAÇÕES E COMUNICAÇÕES

dx.doi.org/10.7437/NT2236-7640/2018.03.010
Notas Técnicas, v. 8, n. 3, p. 25–43, 2018

Estudo de Multiplicadores de Tensão a Diodos e Capacitores

Study of Diodes and Capacitors Voltage Multipliers

Mário Vaz da Silva Filho e Gabriel Luís Azzi

mariovaz@cbpf.br/gabriel@cbpf.br

Laboratório de Instrumentação Eletrônica (LITELT) do Centro Brasileiro de Pesquisas Físicas (CBPF), Rua Lauro Müller, 150, CEP: 22290-180, Rio de Janeiro, Brasil

Submetido: 27/02/2018 Aceito: 24/08/2018

Resumo:

Estudo comparativo de retificadores multiplicadores de tensão para constituírem, com osciladores Royer ressonantes, fontes de alta tensão adequadas para detectores do tipo RPC. O estudo foi feito através de simulações com LTSPICE, e medidas em protótipos baseadas nas simulações. O projeto ficou restrito aos componentes disponíveis: diodos UF4007 (1kV, 1A), capacitores de 1nF e 10kV, e à retificação de meia onda, dada a pequena carga e para economizar componentes. Para evitar ruptura elétrica dos diodos, a tensão de entrada deve se manter abaixo de 500V, que para ser multiplicada na saída para 6 a 10 kV com economia, requer que os circuitos sejam de maior fator multiplicativo possível nas condições operacionais tanto do conversor CC- CA a oscilador Royer quanto do detector RPC. Um multiplicador paralelo foi capaz de gerar 6kV com 13 estágios diodo-capacitor e 10kV com 22 estágios, mostrando maior fator de multiplicação de tensão e maior capacidade de carga. Com um estágio inicial dobrador de tensão em onda completa e com mais 2 estágios, manteve o desempenho oferecendo uma carga capacitiva 6 vezes menor ao oscilador. Uma versão híbrida da NASA foi testada junto com outra modificada com o primeiro estágio sendo também um retificador de onda completa. Ambos circuitos geraram 6kV com 14 estágios, e para 10kV a versão modificada precisou de 26 estágios. A versão híbrida tem a vantagem sobre a paralela de ter tensões menores nos capacitores e menores correntes nos diodos, sendo uma carga mais leve para o oscilador. O multiplicador serial foi capaz de fornecer 6kV mas não 10kV, o que foi conseguido por uma versão serial com dobrador de onda completa.

Palavras chave: multiplicadores de tensão, alta tensão, oscilador Royer.

Abstract: Comparative study of voltage multiplier rectifiers to make, along with resonant Royer oscillators, high voltage sources suitable for RPC type detectors. The study was done through simulations with LTSPICE, and measures in prototypes based on the simulations. The project was restricted to the available components: 1kV/1A diodes UF4007 and 1nF/10kV capacitors, and half-wave rectification, given the small load and fewer components needed. Thus, the circuits should multiply this voltage to reach the output of 6 to 10 kV, the most economical being those with the highest multiplication factor in the operating conditions of the CC-CA to the Royer oscillator and the RPC detector. A parallel multiplier was able to generate 6kV with 13 diode-capacitor stages and 10kV with 22 stages, showing higher voltage multiplication factor and higher load capacity. With an initial stage, full-wave voltage doubler and with 2 more stages, it maintained the performance offering a capacitive load 6 times

smaller to the oscillator. A hybrid version of NASA was modified in this study with the first stage being a full-wave rectifier, and required 14 stages to generate 6kV, and 26 stages for 10kV. The hybrid version has the advantage over the parallel by having smaller currents in the diodes and smaller voltages in the capacitors, as well as being a lighter load to the oscillator. The simple serial multiplier was able only to provide 6kV, but modified with initial full wave rectification was able to generate also 10kV.

Keywords: voltage multipliers, high voltage, Royer oscilator.

1. Introdução

Comparou-se circuitos retificadores multiplicadores de voltagem a diodos e capacitores - CDVM (capacitor-diode voltage multipliers) [2-5] visando constituir, junto com osciladores Royer ressonantes, fontes de tensão de até ±10kV de baixa corrente para polarizar detectores tipo RPC [8,9], e para uso geral no CBPF. Este estudo segue em paralelo com o de osciladores a transformador de alta tensão senoidal do tipo CCFL [9]. Em simulações com LTSPICE [1], por análise de transientes e medidas com comandos .TRAN e .MEAS, estudou-se diversos CDVM quanto a: eficiência de multiplicação; consumo de corrente; efeitos dos diodos, capacitores e pontas de prova (300MΩ) usados em bancada, e da carga esperada dos detectores (0,1 a 10 μA), além da segurança no manuseio dos protótipos [6-7]. O projeto ficou restrito aos componentes disponíveis, diodos UF4007 (1kV, 1A máximos) e capacitores de 1nF, 10kV máximos, e à retificação de meia onda, dada a pequena carga e ao menor uso de componentes. Considerou-se como circuitos básicos retificadores e multiplicadores de tensão [2,3,5], conforme ilustra a figura 1:

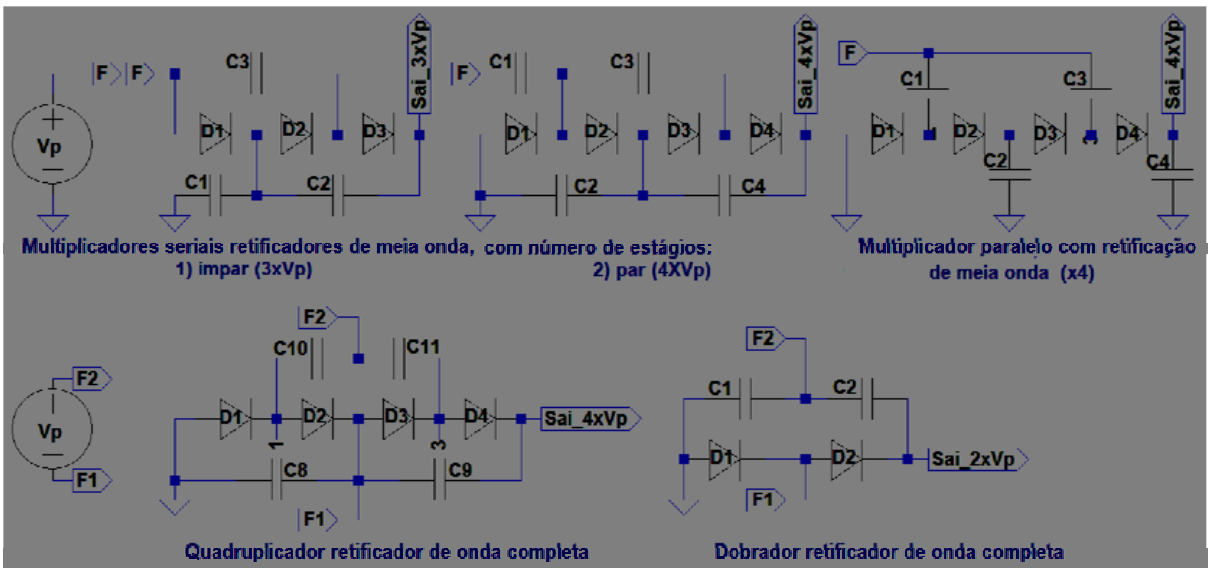


Figura 1: Circuitos básicos retificadores e multiplicadores de tensão.

Nos multiplicadores paralelos, os mais eficientes em multiplicação de tensão e fornecimento de corrente, os capacitores se ligam em paralelo com a fonte, apresentando maior carga para esta, e recebendo uma tensão tanto maior quanto mais próximos da carga. Nos multiplicadores seriais e híbridos, os estágios se ligam em cascata, resultando em menor fator multiplicativo, e menor capacidade de fornecer corrente, dada a perda de tensão nos capacitores. Apresentam uma menor carga capacitiva para a fonte, seus capacitores sofrem tensões menores, inferiores a 2xVp nos multiplicadores seriais e 4xVp nos híbridos, Vp sendo a tensão de pico do sinal de entrada. A tensão reversa nos diodos em todos os casos não ultrapassa 2xVp, daí o uso de diodos UF4007, com tensões de ruptura de 1kV, limitar Vp em 500V para todos os circuitos analisados. A adoção de diodos rápidos com tensão de ruptura de 2,5kV permitirá reduzir o número de estágios dos multiplicadores à metade, até o limite de tensão de pico do oscilador desenvolvido, 1,2kV [9]. Estudou-se os diversos CDVM dados na literatura, e suas combinações, tais como o uso de retificadores simples de onda completa nos estágios iniciais de multiplicadores paralelos, fornecendo assim mais corrente para a cadeia seguinte

e apresentando menor carga capacitiva para a fonte.

2 - Simulações com LTSPICE

Em multiplicadores para 6kV com retificação de meia onda do tipo série, paralelo e hibrido (serial e paralelo) [2], como os apresentados na figura 2, com cargas resistivas de 100MΩ a 1GΩ, bem acima da corrente esperada do detector, de 100 nA [10], simulou-se transientes para sinais de entrada senoidais de 500 V de pico a 50 kHz.

Nestas simulações confirmou-se as características das arquiteturas [2-5] e a maior adequação dos multiplicadores paralelo e série-paralelo para realizar fontes de 6kV e 10kV com os componentes disponíveis, com maior economia e menor sensibilidade à componentes e carga. Como se vê nos gráficos dados nas figuras 3 a 5, houve melhor multiplicação de tensão e sensibilidade à carga na versão paralela, seguida pela híbrida [2], ambas conseguem gerar 6kV com 13 pares diodo-capacitor, contra 19 pares da versão serial. Esta, porém, no início do transiente absorve a menor corrente da fonte, seguida de perto pela versão híbrida, mas bem menos do que a versão paralela.

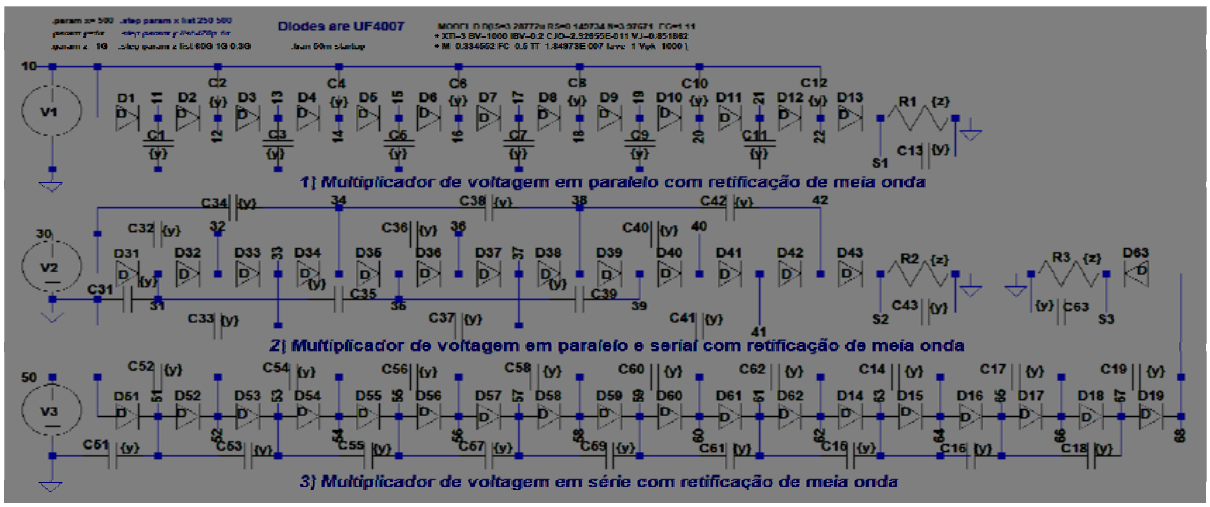


Figura 2: Circuitos retificadores de meia onda multiplicadores serial, paralelo e paralelo-serial.

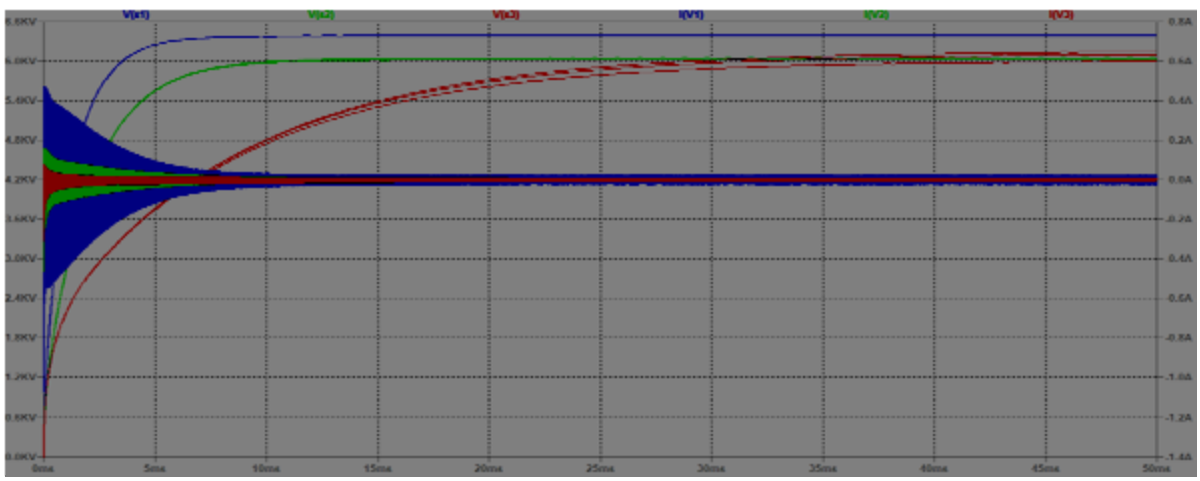


Figura 3: Transiente das tensões de saída nos 3 circuitos com cargas de 100MΩ a 1GΩ.

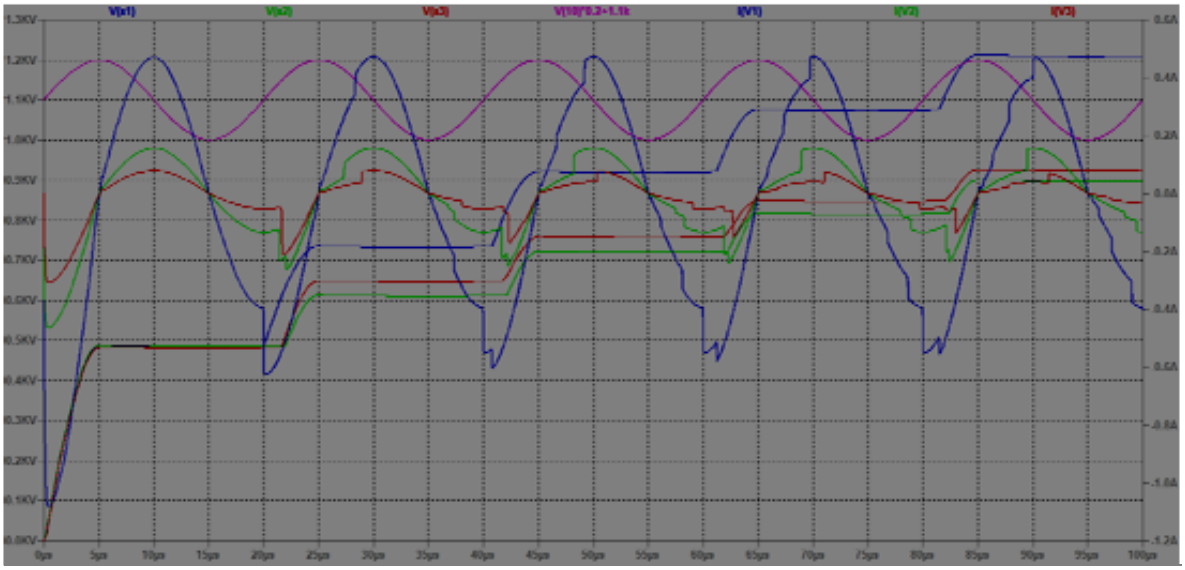


Figura 4: Tensões de saída e correntes de entrada no início do transiente, capacitores inicialmente descarregados.

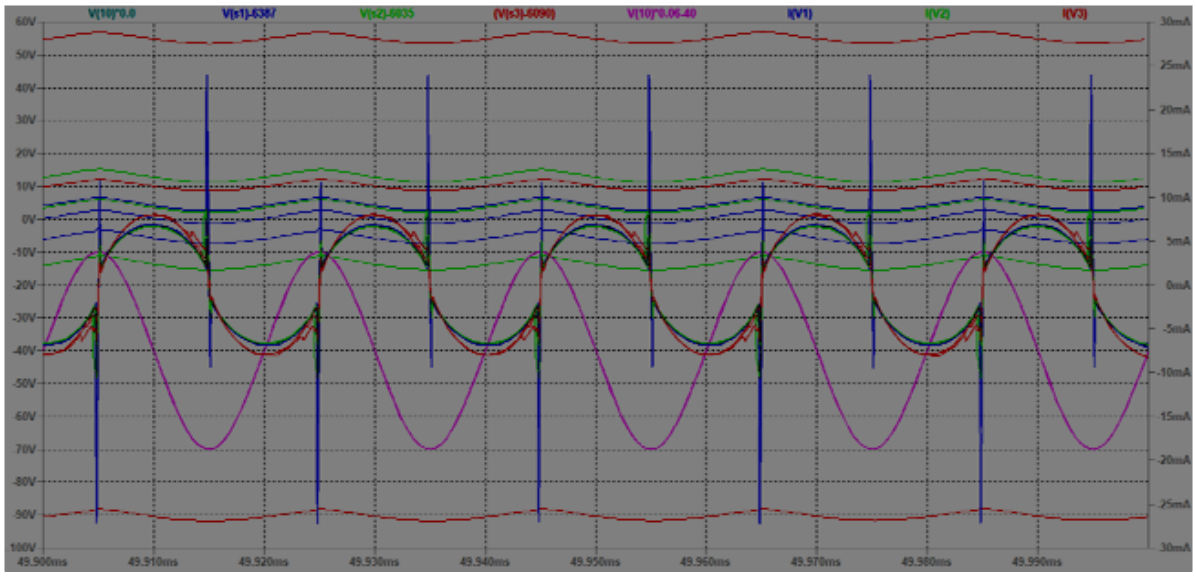


Figura 5: Tensões de saída e correntes de entrada no final do transiente, regime quase permanente.

Os gráficos mostram com respeito a estas cargas: a esperada com o detector, de 60GΩ ou 100nA, a do circuito de monitoração e controle, de 1GΩ ou 6μA e da ponteira de medida de alta tensão em bancada, de 300MΩ ou 20μA:

1 - A tensão de saída atinge 6kV em 3,5ms, ou 175 ciclos do sinal de entrada, no CDVM paralelo, no CDVM híbrido entre 10 e 12 ms (500 a 600 ciclos) e no CDVM serial entre 25 e 50 ms (1250 a 2500 ciclos). Em todos ela sobre a 480 V em 5us, acompanhando de perto a tensão de entrada, deixando carregado o capacitor junto à carga até o ciclo seguinte, quando então os demais capacitores começam a se carregar, na forma devida a cada um dos circuitos.

2 - As correntes máximas na partida são -1,0 e 0,47 A no paralelo, -470 e 160 A no híbrido e -310 a 80 mA no serial. Isso indica que a carga dos multiplicadores vai ser limitada pela corrente máxima do secundário do transformador, especificada a 5mA rms, cuja relação de espiras de 100 exige uma corrente 100 vezes maior no primário [9]. O oscilador, portanto, vai ter que partir com corrente limitada no primário, entrando em ressonância entre 40 e 80 kHz.

3 - Em regime estacionário (figura 5), as ondulações das correntes de entrada e das tensões de saída diferem pouco, e correspondem ao processo de carga e descarga dos capacitores. Daí independerem da carga e sua relação ser a de uma impedância próxima de 1nF. Esses

picos de corrente se dão na reposição de cargas nos capacitores, nos picos da tensão de entrada, vendo-se que são maiores na versão paralela e menores na serial, do que na versão híbrida.

No apêndice 2 mostra-se como usar o LTSPICE com comandos .MEASURE para maior precisão dos valores de tensões e correntes nos componentes e de tensões de saída, e formas de identificar problemas e erros comuns na descrição do circuito a ser dada ao software.

3. Geração de tensões de 6kV e 10kV

Os seguintes multiplicadores, paralelo e o serial-paralelo, dados na figura 6, tiveram melhor desempenho na geração de tensões com saídas em paralelo de 6kV e 10kV.

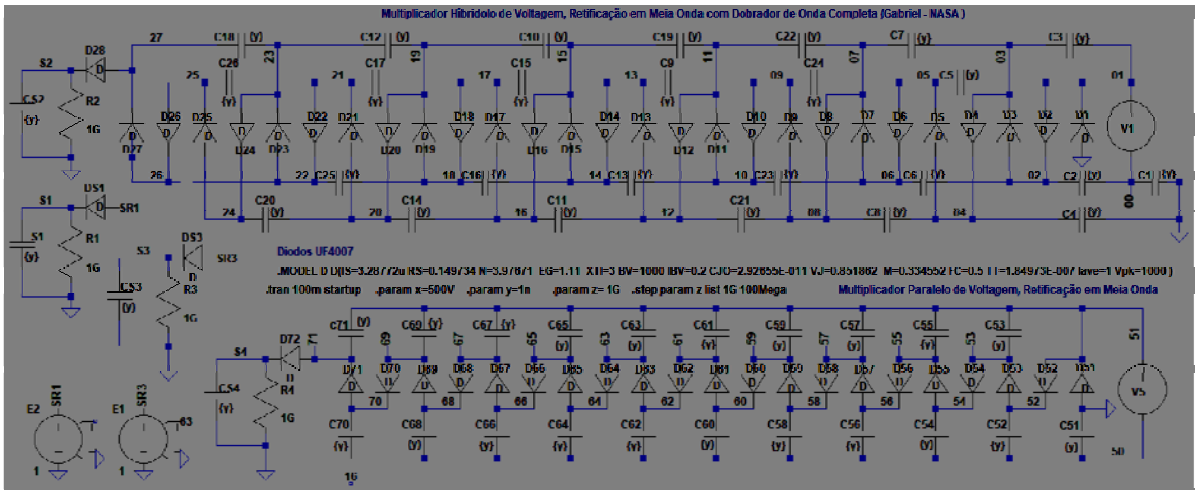


Figura 6: Circuitos escolhidos para retificação com multiplicação de tensão das fontes.

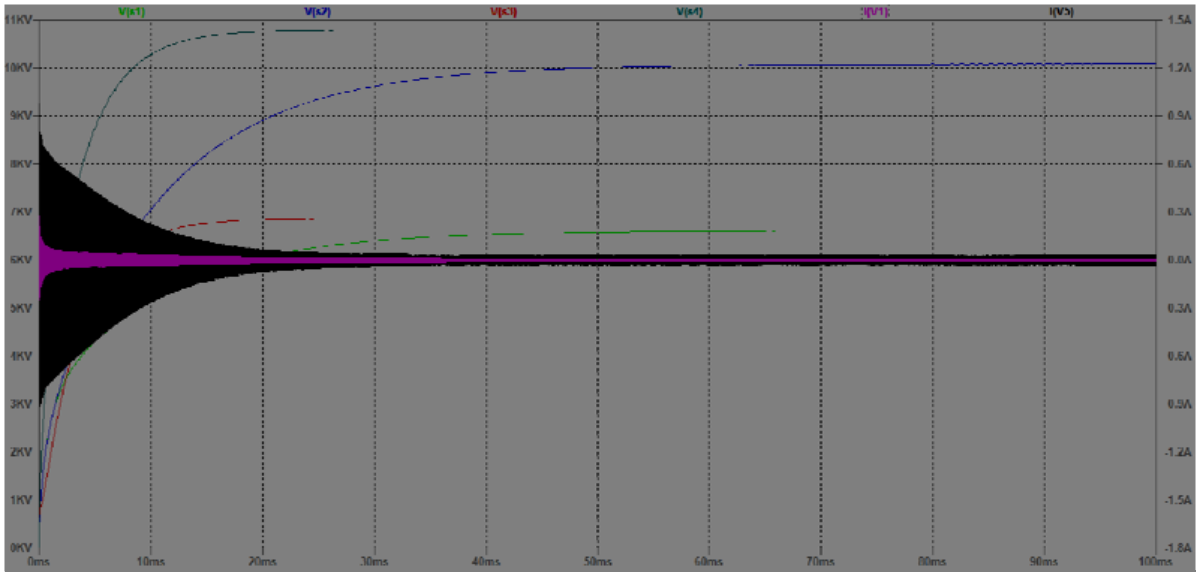


Figura 7: Resultado da análise em 100ms do transiente pelo LTSPICE.

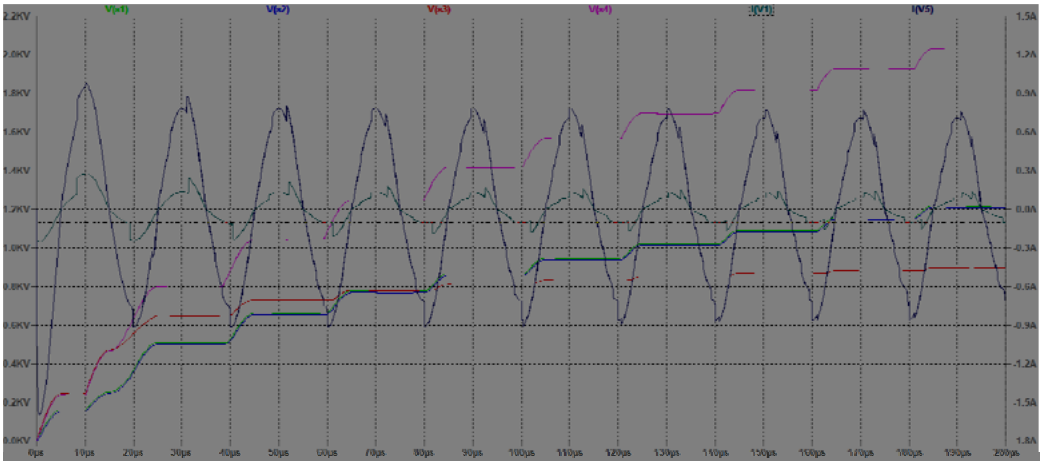


Figura 8: Início do transiente mostrando as tensões nas saídas de 6kV e 10kV e as correntes da entrada.

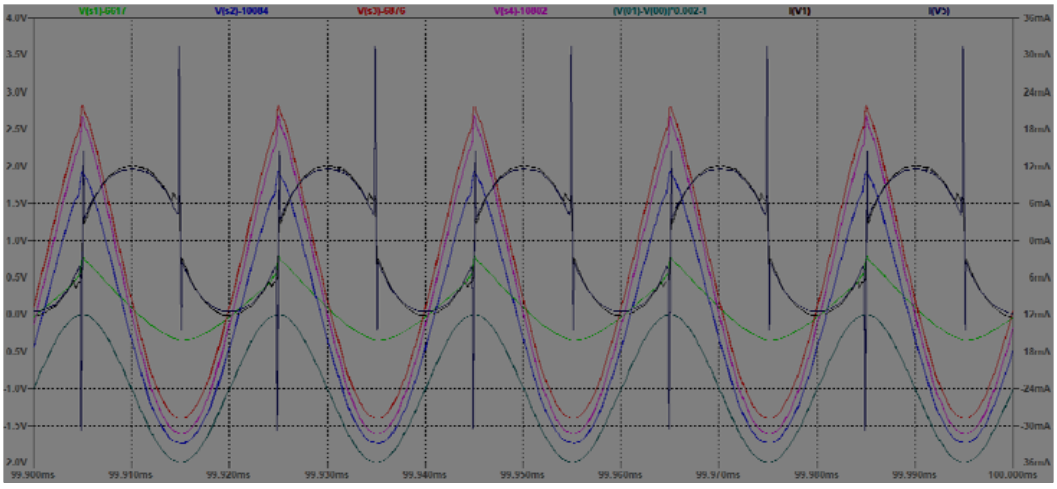


Figura 9: Final do transiente, regime quase permanente das tensões nas saídas de 6kV e 10kV e correntes da entrada.

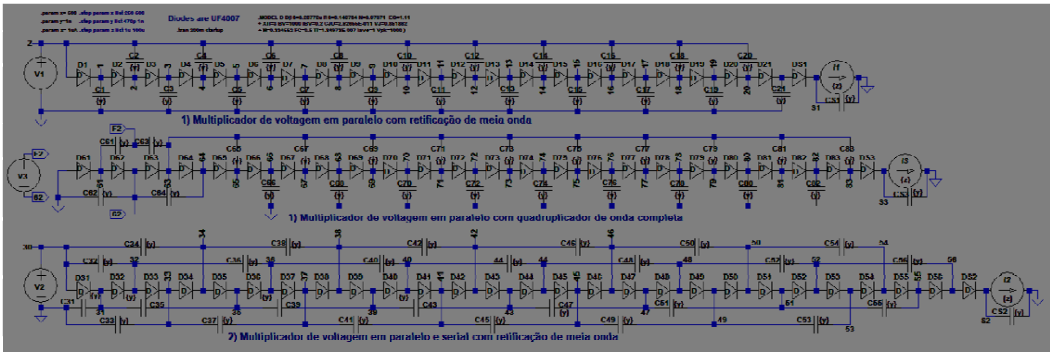


Figura 10: Circuitos paralelo, série-paralelo e série para estudo do uso de retificadores de onda completa.

A análise feita na seção anterior se aplica integralmente ao comportamento desses circuitos, que se mostram adequados a compor fontes de alta tensão para os detectores RPC em desenvolvimento no CBPF

[8,9].

4. Retificação inicial em onda completa

Os seguintes circuitos geradores de 10kV ou tem menor número de estágios ou menor impedância de entrada. São, na ordem em que estão esquematizados na figura 10, um multiplicador paralelo clássico, um outro alimentado com quadruplicador de onda completa, e o último, uma versão do série-paralelo que usa menos estágios do que o apresentado na seção anterior.

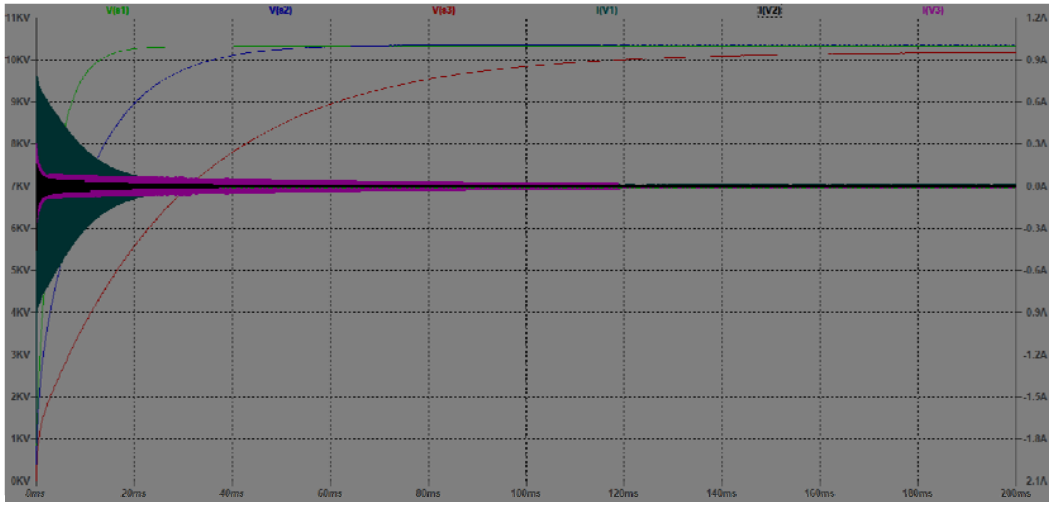


Figura 11: Resultado da análise do transiente completo pelo LTSPICE.

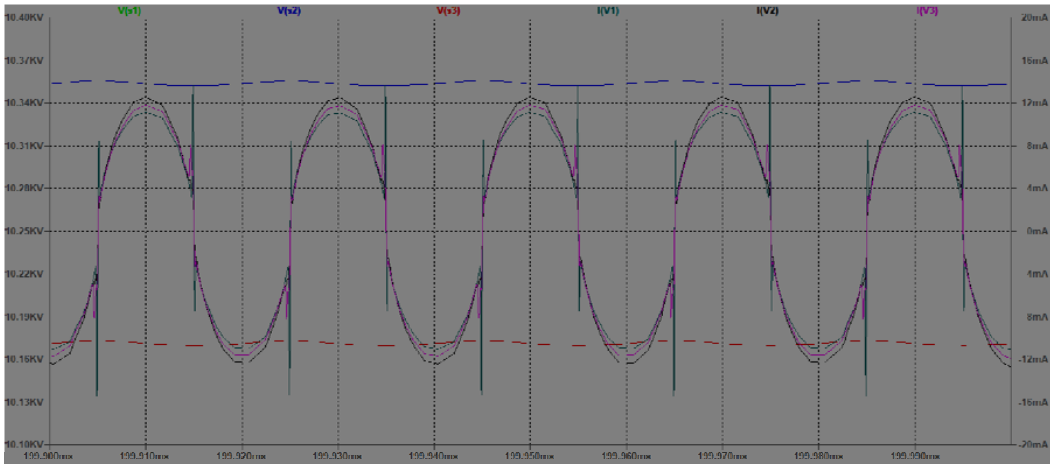


Figura 12: Detalhe do fim do transiente, regime quase estacionário.

A partir de um sinal senoidal de amplitude de 500 V e frequência de 50 kHz consegue-se gerar 10kV com os circuitos dados na figura 10: multiplicador paralelo de meia onda com retificação inicial de onda completa, de 22 estágios; multiplicador híbrido com quadruplicador de onda completa no início da cadeia, de 24 estágios; e multiplicador híbrido com 27 estágios, modificação do apresentado na seção 3. A corrente de entrada dos circuitos híbridos tem a mesma amplitude, e 4 vezes menor do que a do multiplicador paralelo, mas em regime estacionário o consumo de corrente da fonte se iguala nos 3 circuitos. Esse consumo é menor do que o apresentado na seção 3, restando verificar a adequação desses circuitos ao oscilador desenvolvido[9].

5. Efeito de carga sobre o oscilador

Paras analisar a estabilidade do oscilador a transformador escolhido para alimentar esses circuitos multiplicadores, modelou-se a impedância de entrada dos CDVM com análises AC do LTSPICE, na faixa de 1Hz a 100MHz. O módulo e fase das admitâncias de entrada são apresentados na figura 13, com eles se sintetizou os circuitos equivalentes dados na figura 14a junto com o gráfico de suas admitâncias. Os valores

encontrados nesta análise coincidem com as correntes de entrada correspondentes obtidas na análise de transiente. Mostram que os multiplicadores paralelos apresentam uma admitância capacitiva 4 a 6 vezes maior em relação aos demais, 12nF contra 2nF e 3nF respectivamente. Como o valor de cada uma das capacitâncias do filtro é de 1nF, é como se estes fossem arranjados como uma associação em paralelo em 2 no quadruplicador e em 3 no híbrido. Quanto ao paralelo, pode-se visualizar 24 capacitores em paralelo, em série 2 a 2. Tudo coincidente a uma simples inspeção do circuito.

A associação destas capacitâncias com a indutância do secundário do transformador do oscilador, de 200mH, pode criar ressonâncias em frequências abaixo de 8 kHz, prejudicando ou até impedindo a oscilação.

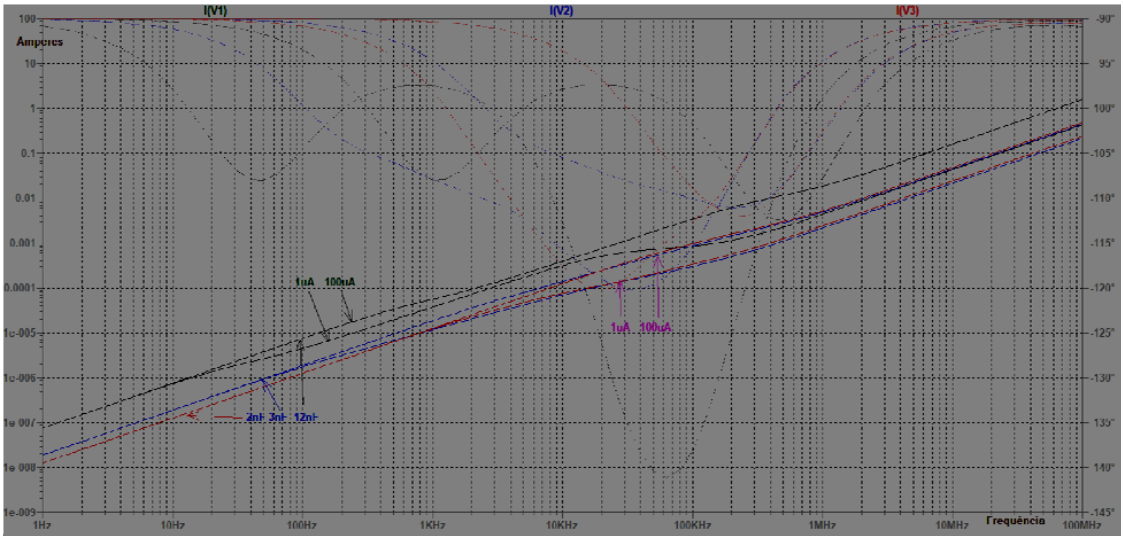


Figura 13: Correntes das fontes de sinal, ou sejam as admitâncias capacitivas dos circuitos.

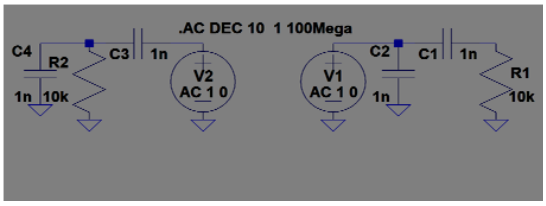


Figura 14a: Modelos R-C para a impedância de entrada dos circuitos retificadores multiplicadores de tensão estudados. Valores indicados para o circuito híbrido.

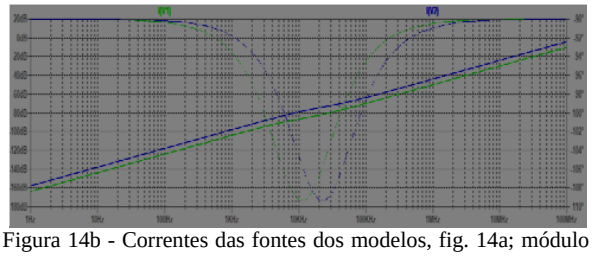


Figura 14b - Correntes das fontes dos modelos, fig. 14a; módulo e fase das admitâncias de entrada.

6. Conclusão

Se propõe que o projeto seja baseado em simulações com modelos simples, como modelos lineares para transformadores de ferrite e para capacitores, não levando em conta perdas e não-linearidades, difíceis de modelar com a precisão necessária, sendo mais rápido e preciso complementar as simulações com medidas em protótipos integradas à modelagem.

O circuito conversor de 500Vp para 6 a 10 kV com menos componentes e menos sensível à carga e aos componentes é o de multiplicação paralela caso sua impedância de entrada, de 12nF, não impeça de operar o oscilador tipo Royer na faixa de frequência do transformador, de 40 a 80 kHz [9]. Substituindo seus primeiros estágios retificadores de meia onda por equivalentes de onda completa, descrito na seção 4, sua operação fica satisfatória tal como o circuito híbrido, como mostram nas simulações, resta a confirmação prática em protótipos de bancada.

O multiplicador paralelo, com 22 estágios diodo-capacitor gera 10kV e 6kV com 13 estágios, tem maior fator de multiplicação de tensão e menor sensibilidade à carga e à capacitância. Tendo como estágio inicial um dobrador ou quadruplicador de onda completa, mantém estas propriedades mas oferece uma carga capacitiva 6 vezes menor para o oscilador, ao custo de mais 2 estágios diodo-capacitor. A versão

híbrida [2] modificada com primeiros estágios retificadores de onda completa, criada ao longo deste estudo, se mostrou um pouco melhor do que a original, quanto a multiplicar voltagem e suportar a carga, ambos geraram 6kV com 14 estágios, mas para 10kV a versão modificada precisou de 26 estágios, um pouco menos do que a original. A versão híbrida tem a vantagem de apresentar menores correntes aos diodos e tensões menores aos capacitores, bem como ser uma carga mais leve ao oscilador. O multiplicador serial não foi capaz de fornecer 10kV nestas condições.

O diodo usado, UF4007, pela sua máxima tensão reversa de 1kV, limitou a tensão máxima na entrada em 500 V. A corrente máxima do UF4007 não foi excedida em nenhum caso. Os capacitores da versão paralela sofrem tensões bem maiores, mas todas abaixo de 10kV, limite dos capacitores disponíveis. Como o oscilador tipo Royer por nós desenvolvido pode operar com segurança a 1kVpico, com diodos de 2,5kV reduz-se o número de estágios e se obtêm fontes ainda mais compactas e econômicas.

Outros retificadores multiplicadores podem ser estudados visando maior eficiência, menor custo e maior confiabilidade, a exemplo do uso de estágios iniciais de retificação de onda completa em multiplicadores paralelos. Sugere-se a pesquisa de outras formas de geração de alta tensão, como o uso de transformadores piezo-elétricos [12,13], geradores piezo e tribo-elétricos [14], bem como associações de circuitos chaveados [15].

---

[1] Linear Technology Design Simulation and Device Models http://www.linear.com/designtools/software/ [acessado em 18/07/18].

[2] High Frequency Capacitor-Diode Voltage Multiplier DC-DC Converter Development, J.J.Kisch, R.M.Martinelli, NASA CR-135309 Hughes Report P77-437.

[3] Efficiency and Weight of Voltage Multiplier Type Ultra Lightweight DC-DC Converters, W.T.Harrigill,I.T.Myers, NASA TM X-71735, 1975.

[4] Cockroft-Walton Optimum Design Guide, M.Jullian, mj@exbang.com, 2005.

[5] http://www.voltagemultipliers.com/pdf/Multiplier%20Design%20Guideline.pdf [acessado em 18/07/18].

[6] Electrical Safety Handbook, J.Cadick et alli, McGraw Hill, 2012.

[7] Applied Bioelectricity, ed. J.P.Reilly, Springer, 1998.

[8] MARTA: A high-energy cosmic-ray detector concept with high-accuracy muon measurement, P. Abreu at alli, arXiv:1712.07685v1_[physics.ins-det].

[9] Oscilador Royer Ressonante como Conversor CC-CC de Alta Tensão, M.Vaz, M.Bochner, Laboratório de Instrumentação Eletrônica (LITELT) do Centro Brasileiro de Pesquisas Físicas (CBPF), maio de 2018.

[10] Comunicação Pessoal, Maurício Boechner, Laboratório de Instrumentação Eletrônica (LITELT) do Centro Brasileiro de Pesquisas Físicas (CBPF), setembro de 2017.

[11] Comunicação Pessoal, Luis Mendes, Laboratório de Instrumentação Eletrônica (LITELT) do Centro Brasileiro de Pesquisas Físicas (CBPF), dezembro de 2017.

[12] Piezoelectric MEMS Power Generators for Vibration Energy Harvesting, W.Jong Wu e B.S.Lee, http://dx.doi.org/10.5772/51997 [acessado em 18/07/18].

[13] World's First Piezoelectric DC-DC Converter, Micromechatronics, Inc., http://www.mmech.com/images/stories/ Standard_Products/Transformers/Converter/Catalogue-rev05.pdf, [acessado em 18/07/18].

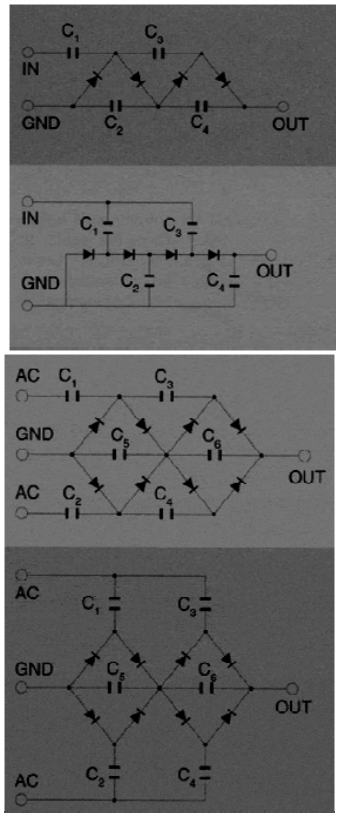
[14] High Output Piezo/Triboelectric Hybrid Generator, Z.L.Wang et alii, Scientific Reports 5, Article 9309 (2015), doi:10.1038/srep09309

[15] On-chip High-Voltage Generator Design, Design Methodology for Charge Pumps, T.Tanzawa, Springer, 2016.

ANEXO 1 - Notas de projeto

Voltage Multipliers Inc apresenta em [5] um resumo interessante para o projetista, aqui replicada.

1.1 - Multiplicadores típicos e suas características



Multiplicador Serial com Retificação em Meia Onda
O circuito mais comum;
Estresse Mínimo em todos os diodos e capacitores;
Número de estágios pode ser alto, limitado por eficiência.

Multiplicador Paralelo com Retificação em Meia Onda
Eficiente, requer menor número de estágios;
Estresse Uniforme nos diodos e capacitores, maior nestes;
Estresse nos capacitores aumenta ao longo dos estágios.

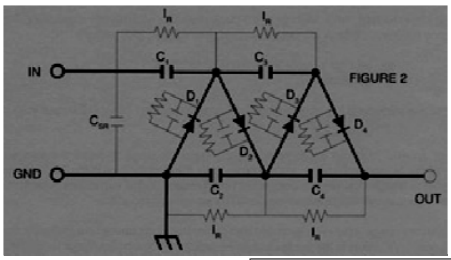
Multiplicador Serial com Retificação em Onda Completa
Fornece mais corrente, potência;
Estresse Uniforme nos componentes;
Número de estágios pode ser ser mais alto;
Usa maior número de componentes.

Multiplicador Paralelo com Retificação em Onda Completa

Fornece mais corrente e exige menos estágios que todos;
Estresse Uniforme nos diodos e capacitores, maior nestes;
Estresse nos capacitores aumenta ao longo dos estágios;
Utiliza maior número de componentes

1.2 - Perdas por Correntes **de Fuga**

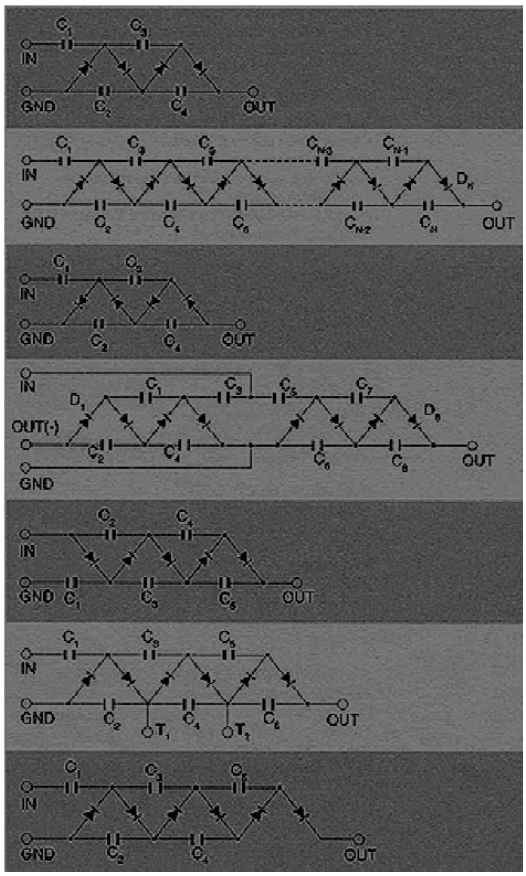
Correntes de fuga dos diodos, capacitores e materiais isolantes, segundo o modelo abaixo, devem ser consideradas na escolha dos componentes, e incluídas nos modelos a serem usados e comparados nas simulações.



1.3 - Perdas nos capacitores:

Quanto maior a frequência menor a reatância capacitiva, logo maior a corrente flui pelos capacitores, resultando em perdas na multiplicação de tensão que podem ser mais importantes do que as causadas por corrente de fuga. O LTSPICE permite avaliar estas perdas, comparando resultados do uso de diferentes modelos para os componentes. Por exemplo comparar o resultado da simulação com modelos diferentes para o diodo, o ideal e o do fabricante, e para os capacitores incluindo as diversas perdas no modelo ideal.

Características de Multiplicadores Seriais com Retificação em Meia Onda



Multiplicador de 4 estágios (um diodo e um capacitor por estágio).

Número N de estágios afeta regulação em N^3, podendo se tornar inútil aumentá-los.

Invertendo os diodos e a polaridade da saída

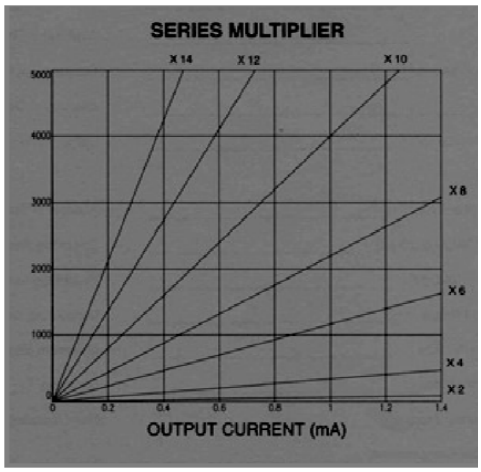
Dupla polaridade feita por multiplicadores duplos, um positivo e o outro negativo.

O número de estágios pode ser par ou ímpar, desde que a saída tenha o aterramento correto.

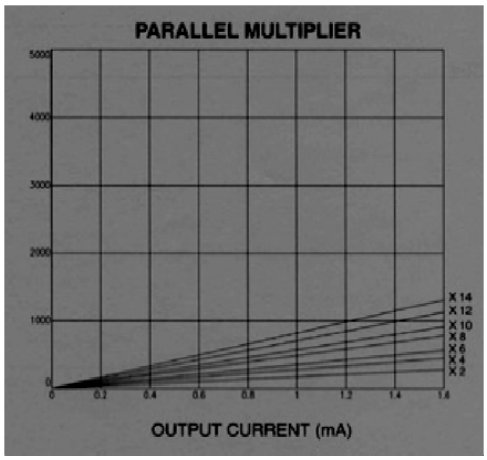
Tensões podem ser derivadas em qualquer estágio do filtro gerando múltiplas saídas.

O último capacitor pode ser eliminado se a carga for capacitiva.

Multiplicadores seriais e paralelos, eficiência comparada com multiplicação ideal:



Series Multiplier Output Voltage Drops (Volts)



Parallel Multiplier Output Voltage Drops (Volts)

Número de estágios no eixo x, Capacitância = 1nf/stage, Diodos = 12 chips/diodo, Frequência = 25kHz

ANEXO 2. Notas de uso do LTSPICE

As primeiras anotações deste estudo são reproduzidas aqui, como uma memória e para auxiliar o projetista no uso do LTSPICE, feito com arquivos de ex-

tensão .asc (esquemáticos) e .cir (”netlists”), descrições complementares dos circuitos e das simulações. O primeiro estudo comparativo foi feito com 9 estágios multiplicadores, com fontes de sinais de 100 Vpico a 50 kHz e carga resistiva de 300 M ohms, da ponta de prova usada nas medidas em bancada.

Entrada de dados para o LTSPICE

Abrindo o LTSPICE e teclando Ctrl + N ou clicando File > New Schematic ou em um arquivo .asc pode-se editar esquemáticos dos circuitos:

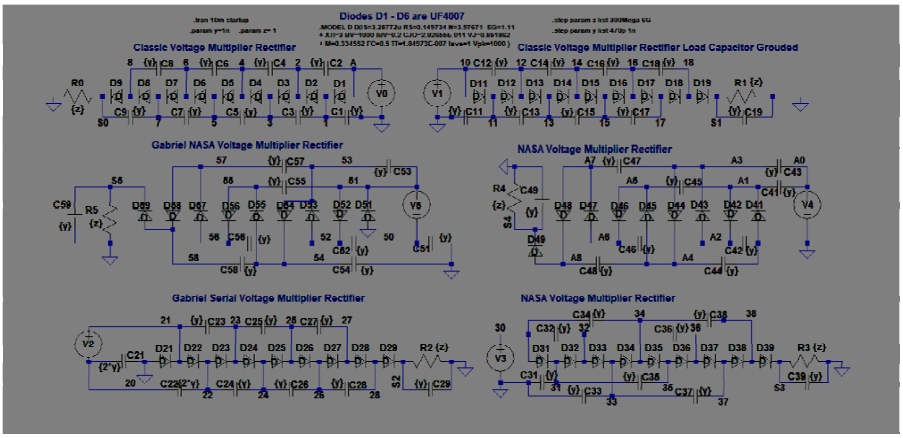


Figura 1: Esquemas elétricos dos circuitos estudados.

Ao editar um arquivo .asc pode-se ter uma descrição por ”netlist”clicando com botão esquerdo do mouse em View e SPICE netlist, que pode ser salva com o botão direito, e editada com Ctrl+O ou Open de um arquivo .cir, como dado a seguir. A tabela 1 tem a listagem comparativa da netlist dos circuitos′.

```
* C:\Users\MV\Desktop\HVPSroyer\VMstudy2.cir.
.tran 10m startup          ; os sinais se estabilizaram entre 5 e 100 ms
.param z= 1                ; Rload modela a ponta de prova de medida de alta tensão e 1uA é a carga esperada a
6kV and 10kV
.step param z list 300Mega 6G
.param y=1n                ;  capacitores disponíveis para prototipagem são de 1nF, 10kV. Por segurança sugere-
se 470pF.
.step param y list 470p 1n
* Diodos disponíveis: UF4007, cujo modelo para o LTSPICE tem os seguintes parâmetros.
.MODEL D D(IS=3.28772u RS=0.149734 N=3.97671  EG=1.11 XTI=3 BV=1000 IBV=0.2
+ CJO=29.2655ps VJ=0.851862 M=0.334552 FC=0.5 TT=184.973ns Iave=1 Vpk=1kV)
```

* Listando as netlist dos circuitos em forma compacta:

Classic Serial Multiplier[4-5]	Grounded Serial Multiplier [4]	Gabriel's Serial Multiplier [9]
V0 A 0 SINE(0 100 50k 0 0 0)	V1 10 0 SIN(0 100 50k)	V2 21 20 SIN(0 100 50000)
D1 A 1 D	D11 10 11 D	D21 0 21 D
D2 1 2 D	D12 11 12 D	D22 21 22 D
D3 2 3 D	D13 12 13 D	D23 22 23 D
D4 3 4 D	D14 13 14 D	D24 23 24 D
D5 4 5 D	D15 14 15 D	D25 24 25 D
D6 5 6 D	D16 15 16 D	D26 25 26 D
D7 6 7 D	D17 16 17 D	D27 26 27 D
D8 7 8 D	D18 17 18 D	D28 27 28 D
D9 8 S0 D	D19 18 S1 D	D29 28 S2 D
R0 S0 0 {z}	R1 S1 0 {z}	R2 S2 0 {z}
C9 7 S0 {y}	C19 S1 0 {y}	C29 S2 0 {y}
C8 6 8 {y}	C18 16 18 {y}	C28 26 28 {y}
C7 5 7 {y}	C17 15 17 {y}	C27 25 27 {y}
C6 4 6 {y}	C16 14 16 {y}	C26 24 26 {y}
C5 3 5 {y}	C15 13 15 {y}	C25 23 25 {y}
C4 2 4 {y}	C14 12 14 {y}	C24 22 24 {y}
C3 1 3 {y}	C13 11 13 {y}	C23 21 23 {y}
C2 A 2 {y}	C12 10 12 {y}	C22 20 22 {2*y}
C1 0 1 {y}	C11 0 11 {y}	C21 20 0 {2*y}

V0 A 0 SINE(0 100 50k 0 0 0) D1 A 1 D D2 1 2 D D3 2 3 D D4 3 4 D D5 4 5 D D6 5 6 D D7 6 7 D D8 7 8 D D9 8 S0 D R0 S0 0 {z} C9 7 S0 {y} C8 6 8 {y} C7 5 7 {y} C6 4 6 {y} C5 3 5 {y} C4 2 4 {y} C3 1 3 {y} C2 A 2 {y} C1 0 1 {y}	V1 10 0 SIN(0 100 50k) D11 10 11 D D12 11 12 D D13 12 13 D D14 13 14 D D15 14 15 D D16 15 16 D D17 16 17 D D18 17 18 D D19 18 S1 D R1 S1 0 {z} C19 S1 0 {y} C18 16 18 {y} C17 15 17 {y} C16 14 16 {y} C15 13 15 {y} C14 12 14 {y} C13 11 13 {y} C12 10 12 {y} C11 0 11 {y}	V2 21 20 SIN(0 100 50000) D21 0 21 D D22 21 22 D D23 22 23 D D24 23 24 D D25 24 25 D D26 25 26 D D27 26 27 D D28 27 28 D D29 28 S2 D R2 S2 0 {z} C29 S2 0 {y} C28 26 28 {y} C27 25 27 {y} C26 24 26 {y} C25 23 25 {y} C24 22 24 {y} C23 21 23 {y} C22 20 22 {2*y} C21 20 0 {2*y}
NASA Parallel Multiplier 1 [1,5]	NASA Multiplier 2 [1,5]	Gabriel-NASA Parallel Multiplier
V4 A1 0 SINE(0 100 50000) D41 0 A1 D D42 A1 A2 D D43 A2 A3 D D44 A3 A4 D D45 A4 A5 D D46 A5 A6 D D47 A6 A7 D D48 A7 A8 D D49 A8 S4 D R4 S4 0 {z} C49 S4 0 {y} C48 A4 A8 {y} C47 A3 A7 {y} C46 A2 A6 {y} C45 A1 A5 {y} C44 0 A4 {y} C43 A0 A3 {y} C42 0 A2 {y} C41 A0 A1 {y}	V3 30 0 SINE(0 100 50000) D31 30 31 D D32 31 32 D D33 32 33 D D34 33 34 D D35 34 35 D D36 35 36 D D37 36 37 D D38 37 38 D D39 38 S3 D R3 S3 0 {z} C39 S3 0 {y} C38 34 38 {y} C37 33 37 {y} C36 32 36 {y} C35 31 35 {y} C34 30 34 {y} C33 0 33 {y} C32 30 32 {y} C31 0 31 {y}	V5 51 50 SINE(0 100 50k) D51 0 51 D D52 51 52 D D53 52 53 D D54 53 54 D D55 54 55 D D56 55 56 D D57 56 57 D D58 57 58 D D59 58 S5 D R5 S5 0 {z} C59 0 S5 {y} C58 54 58 {y} C57 53 57 {y} C56 52 56 {y} C55 51 55 {y} C54 0 54 {y} C53 51 53 {y} C52 50 52 {y} C51 0 50 {y

Tabela 1: "Netlist"ou listagem dos circuitos estudados

Nesses arquivos .cir pode-se acrescentar comandos .MEASURE para gravar os resultados numérico das simulações em arquivos de mesmo nome e extensão .log., como por exemplo:

```
.MEAS IV1max TRAN MAX (I(V1))
.MEAS IV1min TRAN MIN (I(V1))
.MEAS IV1pmax TRAN MAX (I(V1))
+ TRIG TIME VAL={tfim}-1ms TARG TIME VAL={tfim}
.MEAS IV1pmin TRAN MIN (I(V1))
+ TRIG TIME VAL={tfim}-1ms TARG TIME VAL={tfim}
.MEAS vd1 TRAN MAX (ABS(V(01)))
.MEAS vd2 TRAN MAX (ABS(V(01)-V(02)))
.MEAS vc4  TRAN MAX (ABS(V(04)))
```

com o seguinte resultado:

.step 1 z=1e-006 .step 2 z=0.0001	FROM-TO (ms)	step 1	step 2
Measurement: iv1max MAX(i(v1))	0-0.05	0.287267	0.287299
Measurement: iv1min MIN(i(v1))		-0.264555	-0.271745
Measurement: iv1pmax MAX(i(v1))	0.049-0.05	0.0121931	0.0291369
Measurement: iv1pmin MIN(i(v1))		-0.0125229	0.0273039
Measurement: vd1 MAX(abs(v(01)))	0-0.05	950.306	931.552
Measurement: vd2 MAX(abs(v(01)-v(02)))		951.031	934.003
Measurement: vc4max MAX(abs(v(s4)))		10803.5	10722.5

Independente da forma da entrada de dados para a simulação, se tem o resultado gráfico desta, para C = 420pF e 1nF, Rload= 300M e 6G, conforme os comandos .param, onde se compara eficiência de multiplicação e níveis de corrente dos circuitos listados acima, e os tempos de estabilização das saídas.

Resultados do LTSPICE das simulações e medidas nos geradores de 6kV

Simulou-se os circuitos com maior potencial, aumentando o número de estágios até produzir 6kV. Os val-

ores das tensões e correntes ficaram dentro dos limites permitidos para os diodos e capacitores. O transiente se estabilizou em menos de 50ms, como se vê no gráfico das tensões de saída e corrente de entrada.

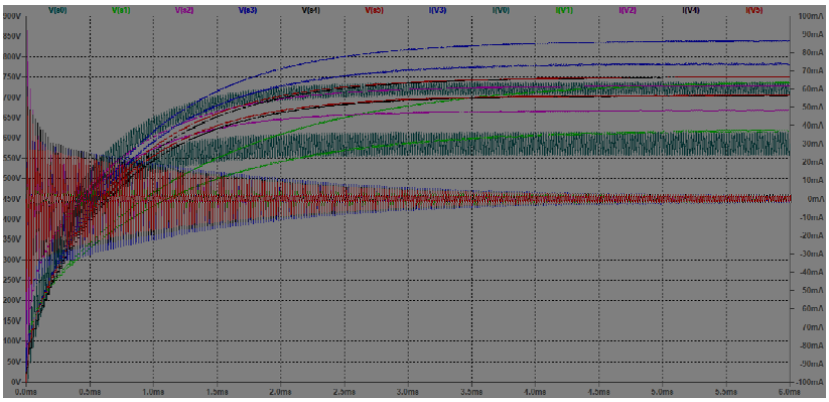


Figura 2: Gráficos de diversas variáveis de circuito ao longo do intervalo de tempo 0-6ms.

Expandindo-se este gráfico entre 0 e 100 us, e entre 9.89 e 10 ms tem-se detalhes do transiente. Igualmente pode-se ver detalhes do final do transiente, do regime quase permanente, do nível de filtragem (ripple) e do consumo em regime permanente dos circuitos com suas cargas de 1u e 100u Amperes

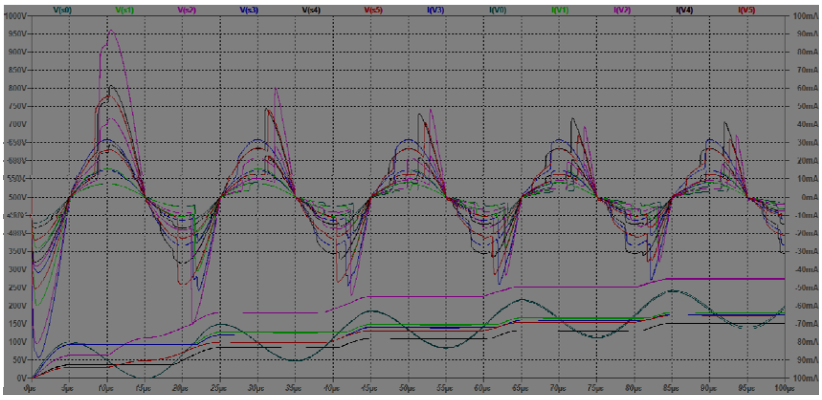


Figura 3: Gráficos de diversas variáveis de circuito no início do transiente

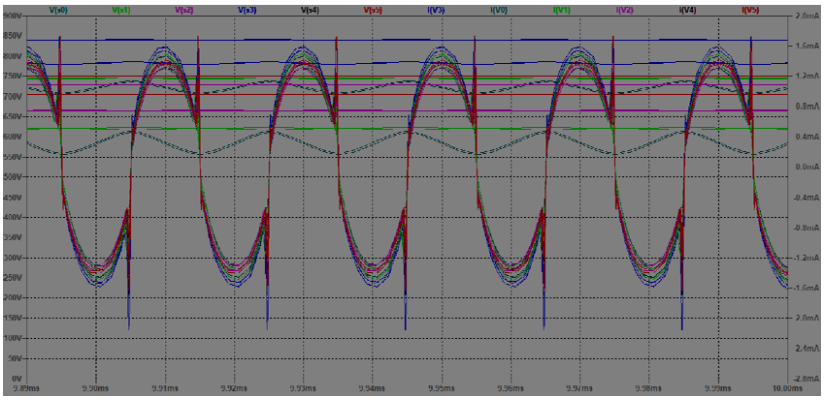


Figura 4: Gráficos de diversas variáveis de circuito no fim do transient

Resultados do LTSPICE das simulações e medidas nos geradores de 6kV

1 – A eficiência de multiplicação dos circuitos é a razão entre a tensão obtida na saída com a esperada pelo número de estágios (saída de 900 volts para entrada de 100 Vpico multiplicada 9 vêzes):

V(s3)=840 > V(s5)=760 > V(s4)=750 > V(s1)=745 > V(s2)=730 > V(s0)>710

Ela é maior respectivamente nos multiplicadores: paralelo (NASA [2]), paralelo com dobrador, paralelo modificado, serial com dobrador e capacitor na saída aterrado, serial com dobrador [10] e por último o serial clássico.

2 – As influências do valor da capacitância e da resistência de carga ficaram dentro do esperado em cada versão, sendo menores nas versões paralelas.

3 – O consumo inicial de corrente depende diretamente do valor da capacitância do filtro e do circuito, maior nos circuitos com dobrador e paralelos, menor nos seriais: I(V5),I(V2)=80 > I(V4),I(V0)=60 > I(V3)=30 > I(V1)=15 mA.

As versões híbridas, ou seriais-paralelas [2,10] se mostraram as melhores em eficiência de multiplicação e sensibilidade à variação das capacitâncias e da carga, e apresentam menor carga à fonte de sinal.

Na descrição em netlist seguinte se especifica o tempo de duração do transiente, 100ms, as capacitâncias do filtro, 1nF e 470pF, a carga do circuito, 3onde 00M e 6G ohms e o macro-modelo adotado para o diodo:

```
.tran 100m startup
.param y=1n
.step param y list 470p 1n
.param z= 1
.step param z list 300Mega 6G
* Diodos UF4007
.MODEL D D(IS=3.28772u RS=0.149734 N=3.97671  EG=1.11
+ XTI=3 BV=1000 IBV=0.2 CJO=2.92655E-011 VJ=0.851862
+ M=0.334552 FC=0.5 TT=1.84973E-007 Iave=1 Vpk=1000 )
.end
```

Medidas iniciais, e resultados dos comandos .MEASURE

Comandos .MEASure feitos em arquivos .cir fornecem valores numéricos das variáveis ou funções destas, que possibilitam uma visualização direta e quantificação precisa pelos seus resultados apresentados em arquivos .log de mesmo nome, que também apontam as falhas nos comandos das medidas e na descrição dos circuitos. Seguindo as pistas dadas por avisos como FAIL! e por valores não esperados (!), pode-se corrigir as simulações e mesmo os circuitos se necessário. No caso apresentado a seguir os resultados mostraram todos os diodos com tensão reversa inferior a 200V ou 2*Vp , assim como os capacitores nas versões seriais, que nas versões serial-paralela tiveram tensões de cerca de 4*Vp, exceto os das saídas, estes receberam a voltagem de saída de 6kV, tudo dentro do esperado segundo as referências [2-5].

.step 1 y=470p z=300Meg .step 2 y=1n z=300Meg
.step 3 y=470p z=6G .step 4 y=1n z=6G
Measurements from 0s to 0.1s MAX(abs(...))
Serial Voltage Multiplier 19-diodes Cload Grounded
Current from voltage source v0: steps 1,3: 145 mA; steps 2,4: 308 mA
Volts over diodes steps 1,3: 201-907; steps 2,4: 461-943.
Volts over last capacitor, grounded: steps 1:4221V; 2:6015V; 3:4357V; 4:6158V.
Volts over capacitors: steps 1,3: 209-907V; steps 2,4: 467-975V.
NASA Parallel Voltage Multiplier 14-diodes
Current from voltage source, steps 1,3: 218 mA; steps 2,4: 463 mA
Volts over diodes: steps 1,3: 487-945; steps 2,4: 493-972
Volts over last capacitor, grounded: steps 1: 5535; 2: 6006; 3: 5576; 4:6030.97
Volts over capacitors: steps 1,3: 942-1848; steps 2,4: 970-1923. cap.1: steps 1-4: 499
Gabriel-NASA Voltage Multiplier 14-diodes
Current from voltage source: steps 1,3: 131 mA; steps 2,4: 280 mA
Volts over diodes: steps 1,3: 745-951; steps 2,4: 869-975
Volts over capacitor s5: 1: 5822; 2:6396: 3:5875: 4:6428
Volts over capacitors: 5d-54: 1,3: 947-1840; 2,4: 973-1918. cap.52-51: 1-4: 499
Date: Mon Jan 01 21:05:56 2018 Total elapsed time: 1365.398 seconds.

Tensões sobre os diodos (vd) e capacitores (vc) máximas e mínimas observadas:
vd1-19: 145-189 V; vd21-29: 112-198 V; vc1-19: 99-178 V; vc21: 278!, vc29: 729!
vd31-39: 185-194 V; vc31-38: 193-381!; vc33"FAIL!; vc39: 841!
vd41-49: 62-194 V; vc41: 99 V; vc43: 287; vc45-48: 369-377!; vc49: 751!; "vc42,vc44" FAIL!
vd51-59: 43-194 V; vc51,54-58: 99-381 V; vc59: 751!; "vc52" FAIL!.

Os capacitores de 1nF permitem melhor multiplicação de tensão e suporte de carga (1 a 100 uA), mas dobram a carga para a fonte em relação aos de 470pF, que suportam cargas até 10uA, e portanto aos detectores RPC []. O circuito com maior multiplicação de tensão foi o da versão NASA (840-780 Vdc), seguido da versão híbrida Gabriel-NASA (750-710 Vdc) e do multiplicador serial com capacitor último aterrado (740-620 Vdc).

Resultados do LTSPICE nas medidas nos geradores de 10kV por meio de comandos .MEASURE

A fase seguinte do estudo incluiu o multiplicador paralelo e multiplicadores série-paralelo descritos nas seções 2 e 3, versões mais promissoras para uso nas fontes de tensão de 10kV. Segue-se um exemplo do uso de comandos .MEASURE.

```
* C:\Users\MV\Desktop\HVPSroyer\VMstudy5-parallel.asc
.param tfim=50ms
.param x=500V
.param y=1nF
.param z=10uA
.step param z list 1uA 100uA
.tran {tfim} startup
* Diodes UF4007
.MODEL D D(IS=3.28772u RS=0.149734 N=3.97671  EG=1.11  XTI=3 BV=1000 IBV=0.2
+ CJO=2.92655E-011 VJ=0.851862 M=0.334552 FC=0.5 TT=1.84973E-007 Iave=1 Vpk=1000)
*.model D D
*.lib C:\Users\MV\Desktop\Educar\Documents\LTspiceXVII\lib\cmp\standard.dio
*
```

* Serial-Parallel (Gabriel-NASA) Voltage Multiplier Half Wave Rectifier		* Parallel Voltage Multiplier Half Wave Rectifier	
V1 01 00 SINE(0 500 50k)	.MEAS IV1max TRAN MAX (I(V1))	V5 51 50 SINE(0 500 50k)	.MEAS IV5max TRAN MAX (I(V5))
D1 0 01 D	.MEAS IV1min TRAN MIN (I(V1))	D51 0 51 D	.MEAS IV5min TRAN MIN (I(V5))
D2 01 02 D	.MEAS IV1pmax TRAN MAX (I(V1))	D52 51 52 D	.MEAS IV5pmax TRAN MAX (I(V5))
D3 02 03 D	+ TRIG TIME VAL={tfim}-1ms TARG TIME VAL={tfim}	D53 52 53 D	+ TRIG TIME VAL={tfim}-1ms TARG TIME VAL={tfim}
D4 03 04 D	.MEAS IV1pmin TRAN MIN (I(V1))	D54 53 54 D	.MEAS IV5pmin TRAN MIN (I(V5))
D5 04 05 D	+ TRIG TIME VAL={tfim}-1ms TARG TIME VAL={tfim}	D55 54 55 D	+ TRIG TIME VAL={tfim}-1ms TARG TIME VAL={tfim}
D6 05 06 D	.MEAS vd1 TRAN MAX (ABS(V(01)))	D56 55 56 D	.MEAS vd51 TRAN MAX (ABS(V(51)))
D7 06 07 D	.MEAS vd2 TRAN MAX (ABS(V(01)-V(02)))	D57 56 57 D	.MEAS vd52 TRAN MAX (ABS(V(51)-V(52)))
D8 07 08 D	.MEAS vd3 TRAN MAX (ABS(V(02)-V(03)))	D58 57 58 D	.MEAS vd53 TRAN MAX (ABS(V(52)-V(53)))
D9 08 09 D	.MEAS vd4 TRAN MAX (ABS(V(03)-V(04)))	D59 58 59 D	.MEAS vd54 TRAN MAX (ABS(V(53)-V(54)))
D10 09 10 D	.MEAS vd5 TRAN MAX (ABS(V(04)-V(05)))	D60 59 60 D	.MEAS vd55 TRAN MAX (ABS(V(54)-V(55)))
D11 10 11 D	.MEAS vd6 TRAN MAX (ABS(V(05)-V(06)))	D61 60 61 D	.MEAS vd56 TRAN MAX (ABS(V(55)-V(56)))
D12 11 12 D	.MEAS vd7 TRAN MAX (ABS(V(06)-V(07)))	D62 61 62 D	.MEAS vd57 TRAN MAX (ABS(V(56)-V(57)))
D13 12 13 D	.MEAS vd8 TRAN MAX (ABS(V(07)-V(08)))	D63 62 63 D	.MEAS vd58 TRAN MAX (ABS(V(57)-V(58)))
D14 13 14 D	.MEAS vd9 TRAN MAX (ABS(V(08)-V(09)))	DS3 63 S3 D	.MEAS vd59 TRAN MAX (ABS(V(58)-V(59)))
D15 14 15 D	.MEAS vdA TRAN MAX (ABS(V(09)-V(10)))	I3 S3 0 {z}	.MEAS vd60 TRAN MAX (ABS(V(59)-V(60)))
D16 15 16 D	.MEAS vdB TRAN MAX (ABS(V(10)-V(11)))	D64 63 64 D	.MEAS vd61 TRAN MAX (ABS(V(60)-V(61)))
DS1 16 S1 D	.MEAS vdC TRAN MAX (ABS(V(11)-V(12)))	D65 64 65 D	.MEAS vd62 TRAN MAX (ABS(V(61)-V(62)))
I1 S1 0 {z}	.MEAS vdD TRAN MAX (ABS(V(12)-V(13)))	D66 65 66 D	.MEAS vd63 TRAN MAX (ABS(V(62)-V(63)))
D17 16 17 D	.MEAS vdE TRAN MAX (ABS(V(13)-V(14)))	D67 66 67 D	.MEAS vdS3 TRAN MAX (ABS(V(63)-V(S3)))
D18 17 18 D	.MEAS vdF TRAN MAX (ABS(V(14)-V(15)))	D68 67 68 D	.MEAS vd64 TRAN MAX (ABS(V(63)-V(64)))
D19 18 19 D	.MEAS vdG TRAN MAX (ABS(V(15)-V(16)))	D69 68 69 D	.MEAS vd65 TRAN MAX (ABS(V(64)-V(65)))
D20 19 20 D	.MEAS vdH TRAN MAX (ABS(V(16)-V(S1)))	D70 69 70 D	.MEAS vd66 TRAN MAX (ABS(V(65)-V(66)))
D21 20 21 D	.MEAS vdI TRAN MAX (ABS(V(16)-V(17)))	D71 70 71 D	.MEAS vd67 TRAN MAX (ABS(V(66)-V(67)))
D22 21 22 D	.MEAS vdJ TRAN MAX (ABS(V(17)-V(18)))	DS4 71 S4 D	.MEAS vd68 TRAN MAX (ABS(V(67)-V(68)))
D23 22 23 D	.MEAS vdK TRAN MAX (ABS(V(18)-V(19)))	I4 S4 0 {z}	.MEAS vd69 TRAN MAX (ABS(V(68)-V(69)))
D24 23 24 D	.MEAS vdL TRAN MAX (ABS(V(19)-V(20)))	CS3 0 S3 {y}	.MEAS vd70 TRAN MAX (ABS(V(69)-V(70)))
D25 24 25 D	.MEAS vdM TRAN MAX (ABS(V(20)-V(21)))	CS4 0 S4 {y}	.MEAS vd71 TRAN MAX (ABS(V(70)-V(71)))
D26 25 26 D	.MEAS vdN TRAN MAX (ABS(V(21)-V(22)))	C51 50 0 {y}	.MEAS vd72 TRAN MAX (ABS(V(71)-V(S4)))
D27 26 27 D	.MEAS vdO TRAN MAX (ABS(V(22)-V(23)))	C52 50 52 {y}	.MEAS vc3mt TRAN MAX (ABS(V(S3)))
D28 27 S2 D	.MEAS vdP TRAN MAX (ABS(V(23)-V(24)))	C53 53 51 {y}	.MEAS vc3max TRAN MAX (ABS(V(S3)))
I2 S2 0 {z}	.MEAS vdQ TRAN MAX (ABS(V(24)-V(25)))	C54 50 54 {y}	+ TRIG TIME VAL={tfim}-1ms TARG TIME VAL={tfim}
CS1 S1 0 {y}	.MEAS vdR TRAN MAX (ABS(V(25)-V(26)))	C55 55 51 {y}	.MEAS vc3min TRAN MIN (ABS(V(S3)))
CS2 0 S2 {y}	.MEAS vdS TRAN MAX (ABS(V(26)-V(27)))	C56 50 56 {y}	+ TRIG TIME VAL={tfim}-1ms TARG TIME VAL={tfim}
C20 24 20 {y}	.MEAS vdT TRAN MAX (ABS(V(27)-V(S2)))	C57 57 51 {y}	.MEAS vc4max TRAN MAX (ABS(V(S4)))
C14 20 16 {y}	.MEAS vc1mt TRAN MAX (ABS(V(S1)))	C58 50 58 {y}	+ TRIG TIME VAL={tfim}-1ms TARG TIME VAL={tfim}
C11 16 12 {y}	.MEAS vc1max TRAN MAX (ABS(V(S1)))	C59 59 51 {y}	.MEAS vc4min TRAN MIN (ABS(V(S4)))
C21 12 08 {y}	+ TRIG TIME VAL={tfim}-1ms TARG TIME VAL={tfim}	C60 50 60 {y}	+ TRIG TIME VAL={tfim}-1ms TARG TIME VAL={tfim}
C8 08 04 {y}	.MEAS vc1min TRAN MIN (ABS(V(S1)))	C61 61 51 {y}	.MEAS vc71 TRAN MAX (ABS(V(71)-V(51)))
	+ TRIG TIME VAL={tfim}-1ms TARG TIME VAL={tfim}	C62 50 62 {y}	.MEAS vc69 TRAN MAX (ABS(V(69)-V(51)))
	.MEAS vc2mt TRAN MAX (ABS(V(S2)))		
	.MEAS vc2max TRAN MAX (ABS(V(S2)))		

```
D25 24 25 D
D26 25 26 D
D27 26 27 D
D28 27 S2 D
I2   S2 0 {z}
CS1 S1  0 {y}
CS2  0 S2 {y}
C20 24 20 {y}
C14 20 16 {y}
C11 16 12 {y}
C21 12 08 {y}
C8  08 04 {y}
C4   0 04 {y}
C1   0 00 {y}
C26 25 21 {y}
C17 21 17 {y}
C15 17 13 {y}
C9  13 09 {y}
C24 09 05 {y}
C5  01 05 {y}
C12 23 19 {y}
C10 19 15 {y}
C19 15 11 {y}
C22 11 07 {y}
C7  03 07 {y}
C3  01 03 {y}
C2  00 02 {y}
C6  02 06 {y}
C23 06 10 {y}
C13 10 14 {y}
C16 14 18 {y}
C25 18 22 {y}
C27 22 26 {y}
```

```
.MEAS vdP TRAN MAX (ABS(V(23)-V(24)))
.MEAS vdQ TRAN MAX (ABS(V(24)-V(25)))
.MEAS vdR TRAN MAX (ABS(V(25)-V(26)))
.MEAS vdS TRAN MAX (ABS(V(26)-V(27)))
.MEAS vdT TRAN MAX (ABS(V(27)-V(S2)))
.MEAS vc1mt TRAN MAX (ABS(V(S1)))
.MEAS vc1max TRAN MAX (ABS(V(S1)))
+ TRIG TIME VAL={tfim}-1ms TARG TIME
VAL={tfim}
.MEAS vc1min TRAN MIN (ABS(V(S1)))
+ TRIG TIME VAL={tfim}-1ms TARG TIME
VAL={tfim}
.MEAS vc2mt TRAN MAX (ABS(V(S2)))
.MEAS vc2max TRAN MAX (ABS(V(S2)))
+ TRIG TIME VAL={tfim}-1ms TARG TIME
VAL={tfim}
.MEAS vc2min TRAN MIN (ABS(V(S2)))
+ TRIG TIME VAL={tfim}-1ms TARG TIME
VAL={tfim}
.MEAS vC20 TRAN MAX (ABS(V(24)-V(20)))
.MEAS vc14 TRAN MAX (ABS(V(20)-V(16)))
.MEAS vc11 TRAN MAX (ABS(V(16)-V(12)))
.MEAS vc21 TRAN MAX (ABS(V(12)-V(08)))
.MEAS vc8  TRAN MAX (ABS(V(08)-V(04)))
.MEAS vc4  TRAN MAX (ABS(V(04)))
.MEAS vc1  TRAN MAX (ABS(V(00)))
.MEAS vc26 TRAN MAX (ABS(V(25)-V(21)))
.MEAS vc17 TRAN MAX (ABS(V(21)-V(17)))
.MEAS vc15 TRAN MAX (ABS(V(17)-V(13)))
.MEAS vc9  TRAN MAX (ABS(V(13)-V(09)))
.MEAS vc24 TRAN MAX (ABS(V(09)-V(05)))
.MEAS vc5  TRAN MAX (ABS(V(01)-V(05)))
.MEAS vc12 TRAN MAX (ABS(V(01)-V(05)))
.MEAS vc10 TRAN MAX (ABS(V(23)-V(19)))
.MEAS vc19 TRAN MAX (ABS(V(19)-V(15)))
.MEAS vc22 TRAN MAX (ABS(V(11)-V(07)))
.MEAS vc7  TRAN MAX (ABS(V(03)-V(07)))
.MEAS vc3  TRAN MAX (ABS(V(01)-V(03)))
.MEAS vC2  TRAN MAX (ABS(V(00)-V(02)))
.MEAS vc6  TRAN MAX (ABS(V(02)-V(06)))
.MEAS vc23 TRAN MAX (ABS(V(06)-V(10)))
.MEAS vc13 TRAN MAX (ABS(V(10)-V(14)))
.MEAS vc16 TRAN MAX (ABS(V(14)-V(18)))
.MEAS vc25 TRAN MAX (ABS(V(18)-V(22)))
.MEAS vc27 TRAN MAX (ABS(V(22)-V(26)))
```

```
C51 50  0 {y}
C52 50 52 {y}
C53 53 51 {y}
C54 50 54 {y}
C55 55 51 {y}
C56 50 56 {y}
C57 57 51 {y}
C58 50 58 {y}
C59 59 51 {y}
C60 50 60 {y}
C61 61 51 {y}
C62 50 62 {y}
C63 63 51 {y}
C64 50 64 {y}
C65 65 51 {y}
C66 50 66 {y}
C67 67 51 {y}
C68 50 68 {y}
C69 69 51 {y}
C70 50 70 {y}
C71 71 51 {y}
```

```
.MEAS vc3max TRAN MAX (ABS(V(S3)))
+ TRIG TIME VAL={tfim}-1ms TARG TIME
VAL={tfim}
.MEAS vc3min TRAN MIN (ABS(V(S3)))
+ TRIG TIME VAL={tfim}-1ms TARG TIME
VAL={tfim}
.MEAS vc4max TRAN MAX (ABS(V(S4)))
+ TRIG TIME VAL={tfim}-1ms TARG TIME
VAL={tfim}
.MEAS vc4min TRAN MIN (ABS(V(S4)))
+ TRIG TIME VAL={tfim}-1ms TARG TIME
VAL={tfim}
.MEAS vc71 TRAN MAX (ABS(V(71)-V(51)))
.MEAS vc69 TRAN MAX (ABS(V(69)-V(51)))
.MEAS vc67 TRAN MAX (ABS(V(67)-V(51)))
.MEAS vc65 TRAN MAX (ABS(V(65)-V(51)))
.MEAS vc63 TRAN MAX (ABS(V(63)-V(51)))
.MEAS vc61 TRAN MAX (ABS(V(61)-V(51)))
.MEAS vc59 TRAN MAX (ABS(V(59)-V(51)))
.MEAS vc57 TRAN MAX (ABS(V(57)-V(51)))
.MEAS vc55 TRAN MAX (ABS(V(55)-V(51)))
.MEAS vc53 TRAN MAX (ABS(V(53)-V(51)))
.MEAS vc51 TRAN MAX (ABS(V(50)))
.MEAS vc70 TRAN MAX (ABS(V(70)-V(50)))
.MEAS vc68 TRAN MAX (ABS(V(68)-V(50)))
.MEAS vc66 TRAN MAX (ABS(V(66)-V(50)))
.MEAS vc64 TRAN MAX (ABS(V(64)-V(50)))
.MEAS vc62 TRAN MAX (ABS(V(62)-V(50)))
.MEAS vc60 TRAN MAX (ABS(V(60)-V(50)))
.MEAS vc58 TRAN MAX (ABS(V(58)-V(50)))
.MEAS vc56 TRAN MAX (ABS(V(56)-V(50)))
.MEAS vc54 TRAN MAX (ABS(V(54)-V(50)))
.MEAS vc52 TRAN MAX (ABS(V(52)-V(50)))
```

```
Measurement:                    FROM     TO    step 1    step 2
iv1max MAX(i(v1))    0       0.05s  0.287267  0.287299
iv1min MIN(i(v1))                   -0.264555 -0.271745
iv1pmax MAX(i(v1)) 0.049 0.05s  0.0121931 0.0291369
iv1pmin MIN(i(v1))                  -0.0125229 0.0273039
vd1 MAX(abs(v(01)))  0     0.05s     950.306     931.552
vd2 MAX(abs(v(01)-v(02)))            951.03      934.003
vd3 MAX(abs(v(02)-v(03)))            906.665     874.437
vd4 MAX(abs(v(03)-v(04)))            863.616     817.228
vd5 MAX(abs(v(04)-v(05)))            863.838     816.81
vd6 MAX(abs(v(05)-v(06)))            867.637     823.783
vd7 MAX(abs(v(06)-v(07)))            831.179     774.29
vd8 MAX(abs(v(07)-v(08)))            793.486     726.337
vd9 MAX(abs(v(08)-v(09)))            793.812     725.882
vda MAX(abs(v(09)-v(10)))            800.504     736.963
vdb MAX(abs(v(10)-v(11)))            771.498     696.903
```

```
Measurement:                    .step 1 z=1uA .step 2 z=100uA
iv5max MAX(i(v5))                    1.01361   1.01365
iv5min MIN(i(v5))                    -1.62507 -1.62507
iv5pmax MAX(i(v5))    0.049 0.05      0.0185324 0.112559
iv5pmin MIN(i(v5))                   -0.0188213 -0.110206
vd51 MAX(abs(v(51)))       0 0.05     986.956   982.1
vd52 MAX(abs(v(51)-v(52)))           990.942   986.055
vd53 MAX(abs(v(52)-v(53)))           982.568   975.467
vd54 MAX(abs(v(53)-v(54)))           982.589   973.647
vd55 MAX(abs(v(54)-v(55)))           982.589   973.65
vd56 MAX(abs(v(55)-v(56)))           982.592   973.648
vd57 MAX(abs(v(56)-v(57)))           982.593   973.648
vd58 MAX(abs(v(57)-v(58)))           982.598   973.648
vd59 MAX(abs(v(58)-v(59)))           982.6     973.649
vd60 MAX(abs(v(59)-v(60)))           982.606   973.649
vd61 MAX(abs(v(60)-v(61)))           982.609   973.649
```

CG E G {y}	C3H 3D 3H {y}	C5G 5C 5G {y}
CF D F {y}	C3G 3C 3G {y}	C5F 5B 5F {y}
CE C E {y}	C3F 3B 3F {y}	C5E 5A 5E {y}
CD B D {y}	C3E 3A 3E {y}	C5D 59 5D {y}
CC A C {y}	C3D 39 3D {y}	C5C 58 5C {y}
CB 9 B {y}	C3C 38 3C {y}	C5B 57 5B {y}
CA 8 A {y}	C3B 37 3B {y}	C5A 56 5A {y}
C9 7 9 {y}	C3A 36 3A {y}	C59 55 59 {y}
C8 6 8 {y}	C39 35 39 {y}	C58 54 58 {y}
C7 5 7 {y}	C38 34 38 {y}	C57 53 57 {y}
C6 4 6 {y}	C37 33 37 {y}	C56 52 56 {y}
C5 3 5 {y}	C36 32 36 {y}	C55 51 55 {y}
C4 2 4 {y}	C35 31 35 {y}	C54 0 54 {y}
C3 1 3 {y}	C34 30 34 {y}	C53 51 53 {y}
C2 Z 2 {y}	C33 0 33 {y}	C52 50 52 {y}
C1 0 1 {y}	C32 30 32 {y}	C51 0 50 {y}
	C31 0 31 {y}	
Measurement mA: 0 50ms	Measurement: 0 a 0.05 s	Measurement: 0 0.05
iv0max MAX(i(v0)) 78,8 78,8	iv3max MAX(i(v3)) 0.157 0.157	iv5max MAX(i(v5)) 0.278657 0.2787
iv0min MIN(i(v0)) -306,4 -306,4	iv3min MIN(i(v3)) -0.459 -0.459	iv5min MIN(i(v5)) -0.252459 -0.2524
Measurement mA: 49ms 50ms	Measurement: 0.049 a 0.05 s	Measurement: 0.049 0.05
iv0pmax MAX(i(v0)) 9,02 10,87	iv3pmax MAX(i(v3)) 0.0118 0.01901	iv5pmax MAX(i(v5)) 0.0122 0.0205
iv0pmin MIN(i(v0)) -9,16 -14,22	iv3pmin MIN(i(v3)) -0.0120 -0.0223	iv5pmin MIN(i(v5)) -0.0125 -0.0189
Measurement kV: 49ms 50ms	vc3max MAX(abs(v(s3))) 9856 9273	vc5max MAX(abs(v(s5))) 10071 9426
vc1max MAX(abs(v(s1))) 6,30 5,13	vc3min MIN(abs(v(s3))) 9850 9266	vc5min MIN(abs(v(s5))) 10060 9416
vc1min MIN(abs(v(s1))) 6,29 5,12	"vc4max" FAIL'ed	

.end

Circuit: * C:\Users\MV\Desktop\HVPSroyer\VMstudy10k_NASA.asc
.OP point found by inspection. .step z=1e-006 .step z=0.0001

Measurement: step		**1**	**2**	**FROM**	**TO segundos**
iv1max	MAX(i(v1))	0.785906	0.785689	0	0.2
iv1pmax	MAX(i(v1))	0.0138828	0.0883468	0.199	0.2
iv1min	MIN(i(v1))	-1.83296	-1.83296 0	0.2	
iv1pmin	MIN(i(v1))	-0.0154446	-0.088333	0.199	0.2
vctp1	MAX(v(s1))	10321.8	10268.8	0	0.2
vcfp1	MAX(v(s1))	10321.7	10268.8	0.199	0.2
vcfn1	MIN(v(s1))	10321	10267	0.199	0.2
vctp2	MAX(v(s2))	10356	9633	0	0.2
vcfp2	MAX(v(s2	10355.8	9633	0.199	0.2
vcfn2	MIN(v(s2))	10352.2	9628.750.199	0.2	
vctp3	MAX(v(s3))	10173.4	9747.3 0	0.2	
vcvp3max	MAX(v(s3))	10173.4	9747.3 0.199	0.2	
vc3min	MIN(v(s3))	10169.2	9742.290.199	0.2	

Date: Fri Feb 09 14:01:15 2018 Total elapsed time: 1575.156 seconds.
totiter = 22205452 accept = 5150073 tranpoints = 7295817

Os valores da corrente da fonte de sinal i(v1) no início do transiente são no máximo 0.78 ampères (0-0,2s), dentro da especificação do diodo usado mas um valor alto para o oscilador fornecer. Em regime permanente, após o transiente(0.199-0,2s) , ficam abaixo de 14 mA para carga de 1uA, o que para capacitores de 1nF resulta em uma ondulação aceitável.

Measurement:	max Ampere	min Ampere	vcs 300M ohms	vcs 6G ohms
Classic Serial Voltage Multiplier :				
33 STAGES	0.079	-0.30	5796 V	6094 V
26 STAGES	0.079	-0.30	6132 V	6372 V
25 STAGES	0.079	-0.30	6091 V	6326 V
19 STAGES	0.079	-0.30	6010 V	6154 V
NASA Parallel Voltage Multiplier :				
26-stage	0.157	-0.459	9704	9891
Gabriel-NASA Voltage Multiplier :				
26-stage	0.278	-0.252	9905	10115

	.step z=1e+009		**.step z=1e+008**		**t0 tf**
Measure	**A a 1GΩ**	**Ripple A**	**a 100MΩ**	**Ripple A**	**Time interval**

iv1max	0.471435		0.471453		0	0.08
iv1min	-1.08097	1.552	-1.08097	1.552	0	0.08
iv2max	0.157513		0.157565		0	0.08
iv2min	-0.463863	0.620	-0.463864	0.620	0	0.08
iv3max	0.0788464		0.0788495		0	0.08
iv3min	-0.30807	0.387	-0.30807	0.387	0	0.08
iv1fmax	0.0138928		0.0419211		0.079	0.08
iv1fmin	-0.0162087	30.0m	-0.0452906	87.2m	0.079	0.08
iv2fmax	0.00668645		0.0144089		0.079	0.08
iv2fmin	-0.0069166	13.60m	-0.0174246	31.82m	0.079	0.08
iv3fmax	0.00799534		0.00853069		0.079	0.08
iv3fmin	-0.00812341	16.12m	-0.0103858	18.91m	0.079	0.08
v1fmax	6389.96	-18.86V =	6371.1	0.3%	0.079	0.08
v1fmin	6385.69	4.27V	6366.08	5.02V	0.079	0.08
v2fmax	6041.16	-60.99V =	5980.18	1%	0.079	0.08
v2fmin	6037.04	4.12V	5975.43	4.75V	0.079	0.08
v3fmax	6117.29	-573.85 =	5743.44	9.4%	0.079	0.08
v3fmin	6113.75	3.54V	5739.45	3.99V	0.079	0.08

Os multiplicadores série-paralelo e os híbridos com retificação inicial em onda completa se mostraram os melhores, e o serial clássico (Voltage Multiplicador Serial Cload Grounded) não consegue gerar 10kV.

Notas Técnicas é uma publicação de trabalhos técnicos relevantes, das diferentes áreas da física e afins, e áreas interdisciplinares tais como: Química, Computação, Matemática Aplicada, Biblioteconomia, Eletrônica e Mecânica entre outras.

Cópias desta publicação podem ser obtidas diretamente na página web http://revistas.cbpf.br/index.php/nt ou por correspondência ao:

Centro Brasileiro de Pesquisas Físicas
Área de Publicações
Rua Dr. Xavier Sigaud, 150 – 4º andar
22290-180 – Rio de Janeiro, RJ
Brasil
E-mail: alinecd@cbpf.br/valeria@cbpf.br
http://portal.cbpf.br/publicacoes-do-cbpf

Notas Técnicas is a publication of relevant technical papers, from different areas of physics and related fields, and interdisciplinary areas such as Chemistry, Computer Science, Applied Mathematics, Library Science, Electronics and Mechanical Engineering among others.

Copies of these reports can be downloaded directly from the website http://notastecnicas.cbpf.br or requested by regular mail to:

Centro Brasileiro de Pesquisas Físicas
Área de Publicações
Rua Dr. Xavier Sigaud, 150 – 4º andar
22290-180 – Rio de Janeiro, RJ
Brazil
E-mail: alinecd@cbpf.br/valeria@cbpf.br
http://portal.cbpf.br/publicacoes-do-cbpf